PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-068965
(43)Date of publication of application : 04.03.1992

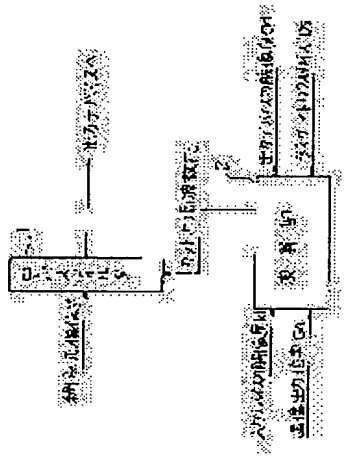
(51)Int.Cl. H04N 1/393
H04N 1/40
H04N 1/40
// H04N 5/21

(21)Application number : 02-179452
(22)Date of filing : 09.07.1990

(71)Applicant : MITSUBISHI ELECTRIC CORP
(72)Inventor : INOUE YOSHIO

(54) PICTURE READER

(57)Abstract:
PURPOSE: To prevent production of moire by providing a low pass filter and an arithmetic section deciding its cut-off frequency based on the resolution of an input device, resolution of a current device, size of a dither matrix and a picture output magnification to the reader.
CONSTITUTION: An arithmetic section 2 calculates a cut-off frequency based on a resolution Id of an input device, a resolution Od of an output device, a size Ds of a dither matrix and a picture output magnification Gn and gives the result to a low pass filter 1. Thus, when a picture is outputted to a display or recording device which reduces or magnified a picture having a strong periodicity such as a dot picture and outputs it as a pseudo half tone, moire caused by reflection of a dot frequency of a dot picture due to the reduced picture and moire caused by reflection of a dot frequency of a dot picture due to dither modulation are suppressed and a dot picture with high picture quality is always generated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑲日本国特許庁(JP)　⑪特許出願公開

⑫公開特許公報(A)　平4−68965

⑤Int.Cl.⁵		識別記号	庁内整理番号
H 04 N	1/393		8839−5C
	1/40	B	9068−5C
		G	9068−5C
		101 D	9068−5C
// H 04 N	5/21	B	8220−5C

⑬公開　平成4年(1992)3月4日

審査請求　未請求　請求項の数 1　(全8頁)

⑤発明の名称　画像読取装置

⑳特　願　平2−179452
㉒出　願　平2(1990)7月9日

⑦発明者　井上　義夫　神奈川県鎌倉市大船2丁目14番40号　三菱電機株式会社生活システム研究所内
⑦出願人　三菱電機株式会社　東京都千代田区丸の内2丁目2番3号
⑦代理人　弁理士　曾我　道照　外5名

明　細　書

1．発明の名称

画像読取装置

2．特許請求の範囲

(1)　入力デバイスで画像を読取り、ディザ化処理等の擬似階調処理を行なった後、出力デバイスに読取り結果を出力する画像読取装置において、前記入力デバイスから入力された画像の通過帯域を制限するローパスフィルタと、このローパスフィルタのカットオフ周波数を決定する演算部とを備え、前記カットオフ周波数を前記入力デバイスの解像度、前記出力デバイスの解像度、ディザマトリクスのサイズ及び前記画像の出力倍率より決めたことを特徴とする画像読取装置。

3．発明の詳細な説明

［産業上の利用分野］

この発明は、網点画像を任意の倍率に縮小または拡大して擬似中間調を表示する際に発生するモアレを抑制する画像読取装置に関するものである。

［従来の技術］

第5図は、例えば特開昭60−142670号公報に開示された従来の中間調画像縮小方式を示すブロック図である。図において、(21)は縮小率を設定する縮小率設定器、(22)は縮小対象矩形を設定する縮小対象矩形設定器、(23)はこれら縮小率設定器(21)および縮小対象矩形設定器(22)の出力側に接続され、処理単位ブロックであるディザ区分域を算出するディザ区分域決定論理回路、(24)はこのディザ区分域決定論理回路(23)からディザ区分域のアドレスおよび大きさが与えられる画像メモリ(25)はディザ区分域決定論理回路(23)からディザ区分域の大きさおよび縮小率が与えられ、縮小画素点の位置情報を作成する縮小画素点演算回路、(26)はこの縮小画素点演算回路(25)から位置情報が与えられると共にディザ区分域決定論理回路(23)からディザ区分域の大きさおよび縮小率も与えれ、重み係数を演算する重み係数演算回路、(27)はこの重み係数演算からの重み係数を記憶する重み係数メモリ、(28)は縮小画素点演算回路(25)からの位置情報を記憶する縮小画素点座標メ

モリ、(29)は画像メモリ(24)の出力側で互いに並列に接続された多数個のディザ区分域内横ラインシフトレジスタ、(30)はこれらディザ区分域内横ラインシフトレジスタ(29)の出力側で互いに並列に接続された縦ドット縮小画素レベル算出論理回路、(31)は全ての縦ドット縮小画素レベル算出論理回路(30)の出力を加算するマトリクス加算器（比較器）、(32)はこのマトリクス加算器(31)及び縮小画素点座標メモリ(28)の出力側に接続された白黒判定回路、(33)はマトリクス加算器(31)の入力側に接続されたディザマトリクス発生回路、(34)は白黒判定回路(32)の出力側に接続された縮小ディザ画像メモリ、(50)は高速のクロック信号を発生する高速クロック発生器、(51)はこの高速クロック発生器(50)の出力側に接続されてクロック信号を発生するカウンタ、(52)はこのカウンタ(51)の出力側とディザ区分域決定論理回路(23)及びディザマトリクス発生回路(33)の入力側との間に接続され、クロック信号を発生するカウンタ、(53)はディザマトリクス発生回路(33)の入力側に接続されたクロック発生器である。

従来の中間調画像縮小方式は上述したように構成されており、ディザ区分域決定論理回路(23)は、高速クロック発生器(50)が発生した高速のクロック信号でカウントアップされるカウンタ(51),(52)によって順次与えられたクロック信号に同期し、縮小率設定器(21)より与えられた縮小率および縮小対象矩形設定器(22)より与えられた原画像の処理対象矩形情報に従って、縮小出力画素点の４×４ドットのブロックに対応する原画像上画素点のＮ×Ｎドットのブロック化を行い、処理単位ブロックであるディザ区分域を算出する。ディザ区分域決定論理回路(23)は、このディザ区分域の、画像メモリ(24)でのアドレスおよびディザ区分域の大きさを画像メモリ(24)に与え、さらに、ディザ区分域の大きさと縮小率を縮小画素点演算回路(25)と重み係数演算回路(26)に出力する。

ディザ区分域の決定を行うタイミングを与えるカウンタ(52)のクロック信号は、さらに、ディザマトリクス発生回路(33)にも入力され、ここでディザ区分域に対応する２次元閾値パターンが作成される。

縮小画素点演算回路(25)は、第６図に示すディザ区分域(40)内における縮小画素点Ｒ(1，1)～Ｒ(4，4)の位置情報を作成し、重み係数演算回路(26)と縮小画素点座標メモリ(28)に出力する。

重み係数演算回路(26)は、第６図に示した縮小画素点Ｒ(1，1)～Ｒ(4，4)の各点に対する原画像上画素点Ｓ(i，j)～Ｓ(i＋m，j＋n)の重み係数を演算し、重み係数メモリ(27)に出力する。

画像メモリ(24)より、ディザ区分域(40)内の原画像上画素情報が、横ライン毎（j～j＋n ライン毎）に、各ディザ区分域内横ラインシフトレジスタ(29)に一旦貯えられる。この原画像上画素情報は、カウンタ(51)のクロック信号に同期して、縦列Ｓ(i，j～j＋n)，Ｓ(i＋1，j～j＋n)，・・・・，Ｓ(i＋m，j～j＋n) 単位に、各ディザ区分域内横ラインシフトレジスタ(29)から、縦ドット縮小画素レベル算出論理回路(30)に入力される。縮小画素レベル算出論理回路(30)では、順次入力される原画像上画素情報から、縮小画素点座標メモリ(28)と重み係数メモリ(27)に格納されている縮小画素点の画素レベル算出に必要な縮小画素点座標と重み係数情報を参照することにより、縮小画素点の各列（Ｒ(1，1～4)，Ｒ(2，1～4)，Ｒ(3，1～4)，Ｒ(4，1～4)）毎の連続的な画素レベルが演算作成され、クロック発生器(53)からのクロック信号に同期して、各列毎の画素レベルが順次マトリクス加算器(31)に送出される。

さらに、クロック発生器(53)からのクロック信号は、ディザマトリクス発生回路(33)にも入力され、前述したディザ区分域(40)生成時に作成済の２次元閾値パターンの閾値列が、クロック信号と同期して出力される。

マトリクス加算器(31)では、同期して入力される各列の縮小画素点の連続的な画素レベルと閾値列の各閾値との比較を行い、各列の比較結果信号が出力され、白黒判定回路(32)で白黒判定して２値化され、各列の白黒レベルを、縮小画素点座標メモリ(28)を参照して、縮小画素点アドレスを求

め、縮小ディザ画像メモリ(34)に出力する。

以下同様にして、縮小対象矩形内をディザ区分域(40)にブロック化した全ブロックについて処理し、縮小ディザ画像メモリ(34)に縮小画素を出力する。

［発明が解決しようとする課題］

従来の中間調画像縮小方式では、網点画像のような強い周期性を持つ画像を縮小する際に、ⓐ画像を縮小したことによる網点画像の網点周波数のおり返し、及びⓑディザ変調による網点画像の網点周波数のおり返しの２つの原因により、出力画像にモアレが発生し、画質が劣下するという問題点があった。

この発明は、上述した問題点を解決するためになされたもので、網点画像のような強い周期性を持つ画像を縮小または拡大して、擬似中間調で出力する表示や記録デバイスに画像を出力する場合、ⓐ画像を縮小したことによる網点画像の網点周波数のおり返しによって生じたモアレとⓑディザ変調による網点画像の網点周波数のおり返しによって生じたモアレとを抑制し、常に高画質な網点画像を生成する画像読取装置を得ることを目的としている。

［課題を解決するための手段］

この発明に係る画像読取装置は、網点画像の帯域を制限するローパスフィルタとこのフィルタのカットオフ周波数を決定する演算部とを設けたものである。

［作　用］

この発明における演算部は、入力デバイスの解像度Ｉｄ、出力デバイスの解像度Ｏｄ、ディザマトリクスのサイズＤｓ及び画像出力倍率Ｇｎからサンプリング周期Ｓｎ及びディザマトリクス周期Ｄｎを求め、これら周期Ｓｎ，Ｄｎと網点画像の最小網点周期Ａminとから更にⓐの場合に生じるモアレの周期Ｍａ、ⓑの場合に生じるモアレの周期Ｍｂを求め、これら周期Ｎａ，Ｍｂを２・Aminに設定するカットオフ周波数を計算してローパスフィルタに与えるのである。なお、最小網点周期Ａminは、石井淳著『３：中間調の表現３－１：網点形成』（画像電子学会誌、第１０巻、第５号、第３８１ページ、Fig－３）より引用した第４図より、単色印刷の場合のＡmin＝２５．４／１３３＝０．１９１(mm)、そしてカラー印刷の場合のＡmin＝２５．４／２００＝０．１２７(mm)になる。

［実施例］

以下、この発明の一実施例を図について説明する。

この発明の一実施例をブロック図で示す第１図において、(1)は入力デバイス（図示しない）から入力された網点画像信号の通過帯域を制限するローパスフィルタ、(2)は入力デバイスの解像度Ｉｄ、出力デバイス（図示しない）の解像度Ｏｄ、画像の出力倍率例えば縮小率Ｇｎ、ディザマトリクスのサイズＤｓに応じてカットオフ周波数Ｆｃを算出する演算部である。

第２図は、第１図に示したローパスフィルタ(1)の具体的な構成例を示す回路図である。図中(201a)～(201b)はスイッチ、(202)はスイッチ(201a)と(201b)の間に接続され、それぞれ値の異なる抵抗Ｒ₁～Ｒₙで構成された抵抗群、(203)はスイッチ(201c)と(201d)の間に接続され、それぞれ値の異なるコンデンサＣ₁～Ｃₙで構成されたコンデンサ群、(204)はスイッチ(201b)および(201d)に接続されたオペアンプである。

次に第１図に示した実施例の動作を説明する。網点画像を任意の大きさに縮小して出力する場合、出力画像にモアレと呼ばれる干渉縞が出現して画質が劣下することが多々ある。特に、出力デバイスが擬似中間調で表示する場合には、モアレの発生が著しい。

このモアレの発生原因には、以下の２つの場合がある。すなわち、ⓐ入力された網点画像の網点同期Ａｎとこの網点画像をサンプリングする周期Ｓｎ＝１／Ｏｄ・Ｇｎとの間で生じる場合、及びⓑ入力された網点画像の網点周期Ａｎとディザマトリクスの周期Ｄｎ＝１／Ｏｄ・Ｄｓとの間で生じる場合である。

ⓐ、ⓑのモアレの周期Ｍａ，Ｍｂはそれぞれ下記の①式及び②式で与えられる。

$$Ma = 1 / |1/An - 1/Sn| \quad ①$$

$$Mb = 1 / |1/An - 1/Dn| \quad ②$$

理論的には、サンプリング定理より、サンプリング周期Ｓｎ及びディザマトリクス周期Ｄｎが大きくなり、それぞれ下記の③式及び④式の関係になった時にⓐのモアレ及びⓑのモアレが発生する。

$$Sn = \frac{1}{2} An \quad ③$$

$$Dn = \frac{1}{2} An \quad ④$$

③式を①式に代入した⑤式、④式を②式に代入した⑥式より、モアレ周期Ｍａ及びＭｂがＡｎ以上になった時にモアレになる。

$$Ma = 1 / |1/An - 2/An| = An \quad ⑤$$

$$Mb = 1 / |1/An - 2/An| = An \quad ⑥$$

従って、任意のサンプリング周期Ｓｎ及び任意のディザマトリクス周期Ｄｎに対してモアレ周期Ｍａ，Ｍｂを網点画像の最小周期Ａmin以下にすれば、モアレは抑制される。

$$Amin > 1 / |1/An - 1/Sn| \quad ⑦$$

$$Amin > 1 / |1/An - 1/Dn| \quad ⑧$$

よって、ローパスフィルタ(1)を用いて網点画像の高周波成分をカットすることにより⑦式及び⑧式の関係を満たすようにすれば、モアレの発生が抑制できる。

しかし、モアレの抑制の効果だけを考えて、ローパスフィルタ(1)のカットオフ周波数Ｆｃを設定すると、網点画像の画像自身の情報が無くなってしまう恐れがあり、結果として高画質化につながらない。

網点画像は、その網点周期Ａｎを用いて画像を表現している。それ故に、サンプリング定理より、画像自身の最短周期Ｚmin は網点周期Ａｎの半分程度であると推測できる。

そこで、この発明は、ⓐのモアレ及びⓑのモアレが網点画像の画像自身の周波数帯域Ｆｚ（$Fz < \frac{1}{Zmin} = \frac{1}{2 \cdot Amin}$）におり返さないようにするために、演算部(2)において、入力デバイスの解像度Ｉｄ出力デバイスの解像度Ｏｄディザマトリクスのサイズ Ｄｓ、画像出力倍率Ｇｎより、カットオフ周波数Ｆｃを計算してモアレ周期Ｍａ，Ｍｂを２・Ａmin に抑制する。また、網点画像の画像自身の情報を失うことを避けるために、最大カットオフ周波数Ｆｓを最大網点周波数Ｆａmax(＝1/Amin)の１／２に設定する。

このようにローパスフィルタ(1)のカットオフ周波数Ｆｃを制御すれば、モアレを抑制しかつ入力網点画像の鮮鋭度の損失がない高画質な縮小網点画像を任意の擬似中間調デバイスで得ることができる。

以下、演算部(2)の演算方法を第３図のフローチャート図について説明する。

ステップ(S1)では、第４図より最小網点周期Ａmin を求める。例えば、第４図より単色印刷物の網点ピッチがたかだか１３３スクリーン線数／インチであるから、最小網点周期Ａmin は⑨式より０．１９１mm であることがわかる。

$$Amin = 25.4 / 133 = 0.191\,mm \quad ⑨$$

ステップ(S2)では、ステップ(S1)で求めた最小網点周期Ａmin から最大カットオフ周波数Ｆｓ＝１／(２・Ａmin) を上述したようにして求める。

ステップ(S3)では、入力デバイスの解像度Ｉｄ、出力デバイスの解像度Ｏｄ、ディザマトリクスのサイズＤｓ、画像出力倍率Ｇｎを得る。

ステップ(S4)では、ステップ(S3)で得たＯｄとＧｎからサンプリング周期Ｓｎ＝１／Ｏｄ・Ｇｎを求めると共に、ＯｄとＤｓからディザマトリクス周期Ｄｎ＝１／Ｏｄ・Ｄｓを求める。

ステップ(S5)では、ステップ(S1)で求めたＡmin とステップ(S4)で求めたＳｎ及びＤｎとから、①式及び②式に基づいて、モアレ周期Ｍａ＝１／｜1/Amin－1/Sn｜及びＭｂ＝１／｜1/Amin－1/Dn｜を導出する。このようにして導出されたモアレ周期Ｍａ，Ｍｂは次に最小網点周期Ａmin の２倍以上であるかどうかかが判断される。

Ｍａ≧２・Ａmin かつＭｂ≧２・Ａmin の場合にはステップ(S6)からステップ(S7)に進んで更にＭａがＭｂよりも大きいかどうかが判断される。Ｍａ＞Ｍｂならば、ステップ(S8)に進んでＭａを２・Ａmin 以下に抑制することができる画像網点周期Ａ１を２・Ａmin＝１／(1/A1－1/Sn) から求

めた後、ステップ(S9)に進んでカットオフ周波数Ｆ１＝１／Ａ１を求める。次に、このようにして求めたカットオフ周波数Ｆ１が最大カットオフ周波数Ｆｓよりも大きいかどうかをステップ(S10)において判断し、ノーならＦｃをＦ１にするが、イエスならＦｃをＦｓにする。ステップ(S7)においてＭａ＞Ｍｂでないこと、すなわちＭａ＜Ｍｂであることがわかれば、ステップ(S11)に進んでＭｂを２・Ａmin以下に抑制することができる画像網点周期Ａ２を２・Ａmin＝１／(1/A2－1/Sn)から求めた後、ステップ(S12)に進んでカットオフ周波数Ｆ２＝１／Ａ２を求める。次に、このようにして求めたカットオフ周波数Ｆ２が最大カットオフ周波数Ｆｓよりも大きいかどうかをステップ(S13)において判断し、ノーならＦｃをＦ２にするが、イエスならＦｃをＦｓにする。

また、Ｍａ≧２・Ａmin かつＭｂ＜２・Ａmin の場合にはステップ(S14)からステップ(S15)に進んでＭａを２・Ａmin以下に抑制することができる画像網点周期Ａ１をステップ(S8)の場合と同様に求めた後、ステップ(S16)に進んでカットオフ周波数Ｆ１をステップ(S9)の場合と同様に求める。次に、このようにして求めたカットオフ周波数Ｆ１が最大カットオフ周波数Ｆｓよりも大きくないことがステップ(S17)でわかればＦｃをＦ１にするが、大きければＦｃをＦｓにする。

また、Ｍａ＜２・Ａmin かつＭｂ≧２・Ａmin の場合にはステップ(S18)からステップ(S19)に進んでＭｂを２・Ａmin以下に抑制することができる画像網点周期Ａ２をステップ(S11)の場合と同様に求めた後、ステップ(S20)に進んでカットオフ周波数Ｆ２をステップ(S12)の場合と同様に求める。次に、このようにして求めたカットオフ周波数Ｆ２が最大カットオフ周波数Ｆｓよりも大きくないことがステップ(S21)でわかればＦｃをＦ２にするが、大きければＦｃをＦｓにする。

最後に、Ｍａ＜２・Ａmin かつＭｂ＜２・Ａmin の場合には、モアレ周期Ｍａ及びＭｂを抑制する必要がないので、ローパスフィルタ(1)のカットオフ周波数Ｆｃは無限大で良い。

なお、上記実施例では、入力網点画像を単色印刷物に限って説明したが、第４図を用いて、カラー印刷の場合における最小網点周期Ａmin を求め、同様の処理をすれば同等の効果がある。

また、入力する網点画像のピッチがより限られる場合には、その限られた網点画像ピッチより新たに最小網点周期Ａmin を設定すればより以上に効果を発揮する。

［発明の効果］

以上のように、この発明は、ローパスフィルタと、そのカットオフ周波数を入力デバイスの解像度、出力デバイスの解像度、ディザマトリクスのサイズ及び画像出力倍率より決定する演算部とを備えているので、画像出力倍率やディザマトリクスを変えたために生じていたモアレを抑制し、任意の倍率でも、網点画像を任意の擬似中間調出力デバイス上によりきれいに再現できるという効果を奏する。

4．図面の簡単な説明

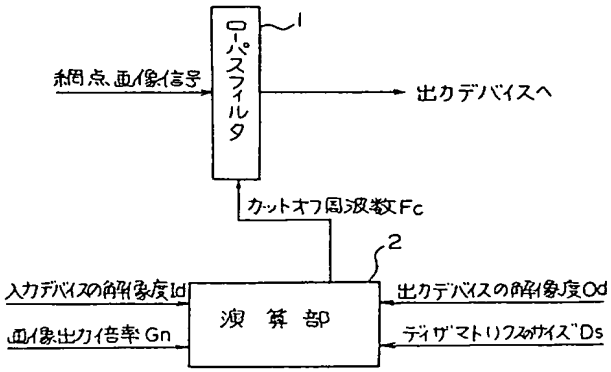
第１図はこの発明の一実施例を示すブロック図、第２図は第１図中のローパスフィルタの具体的な例を示す回路図、第３図は第１図中の演算部の演算方法のフローチャート図、第４図は印刷物に用いられる網点の周期分布を示す図、第５図は従来技術を示すブロック図、第６図はディザ区分域を示す図である。

図中、(1)はローパスフィルタ、(2)は演算部である。

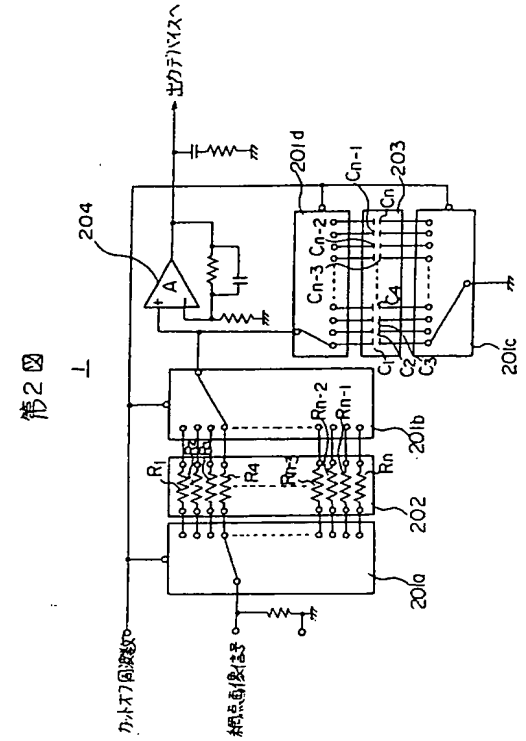
なお、図中、同一符号は同一、又は相当部分を示す。

代理人　曾我道照

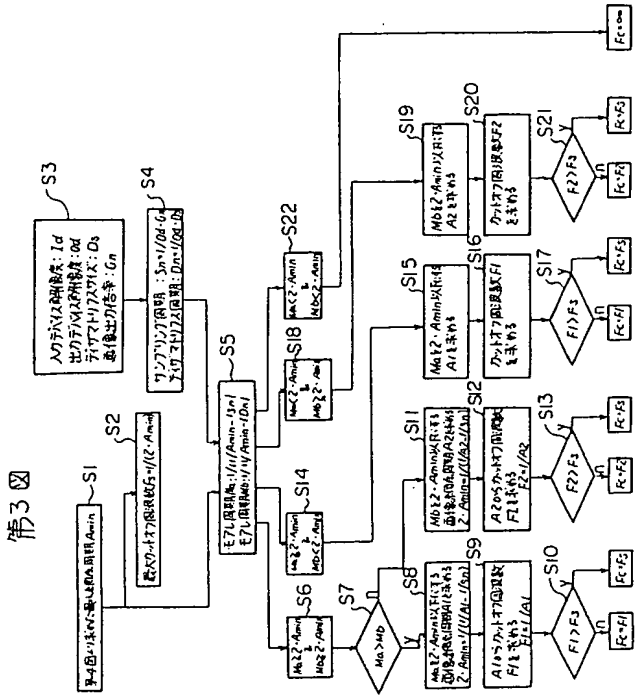
第1図



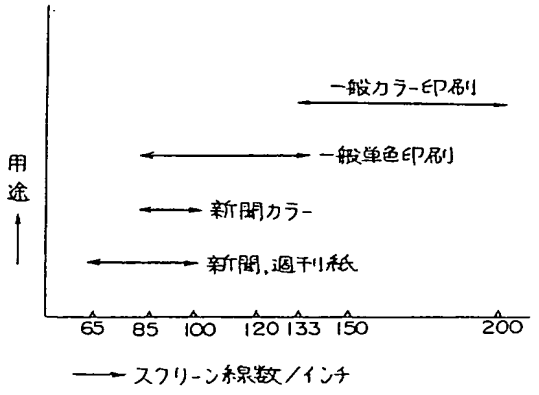
第2図



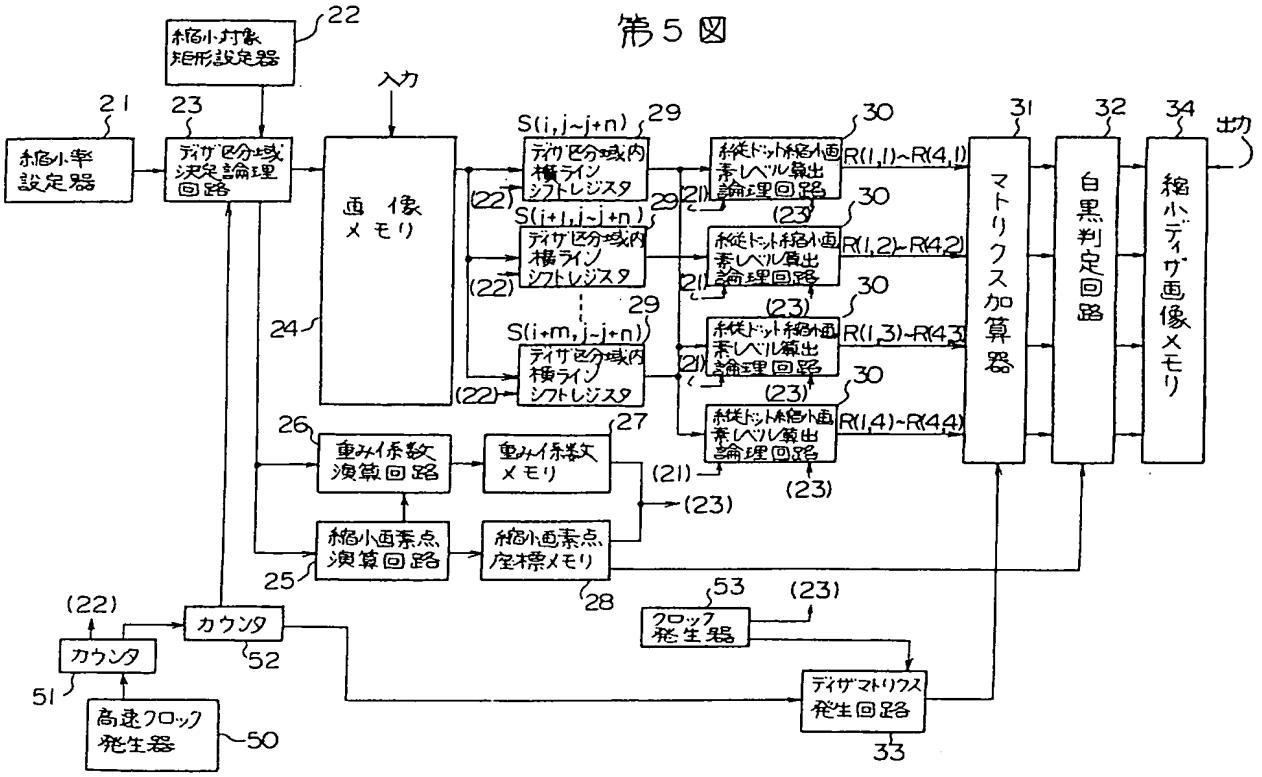
第3図



第4図



第5図



手 続 補 正 書

平成 3年 4月19 日

特許庁長官 殿

1. 事件の表示

特願平 2－179452号

2. 発明の名称

画像読取装置

3. 補正をする者

事件との関係 特許出願人

住 所 東京都千代田区丸の内二丁目2番3号

名 称 (601)三菱電機株式会社

代表者 志 岐 守 哉

4. 代 理 人

住 所 東京都千代田区丸の内三丁目1番1号

国際ビルディング 8階

電話 03(216)5811[代表]

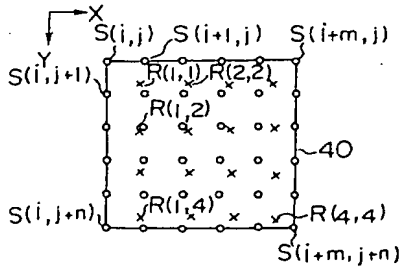
氏 名 (5787)弁理士 曽 我 道 照

5. 補正の対象

(1) 明細書の発明の詳細な説明の欄

方式審査

第6図



6．補正の内容

明細書第8頁第17行の「Ｎａ」を「Ｍａ」と補正する。

以上